

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-257528

(43)Date of publication of application : 19.12.1985

(51)Int.Cl.

H01L 21/56
B29C 45/02
B29C 45/14
B29C 45/26
// B29L 31:36

(21)Application number : 59-113004

(71)Applicant : HITACHI LTD
HITACHI TOKYO ELECTRONICS CO
LTD
HITACHI HOKKAI
SEMICONDUCTOR KK

(22)Date of filing : 04.06.1984

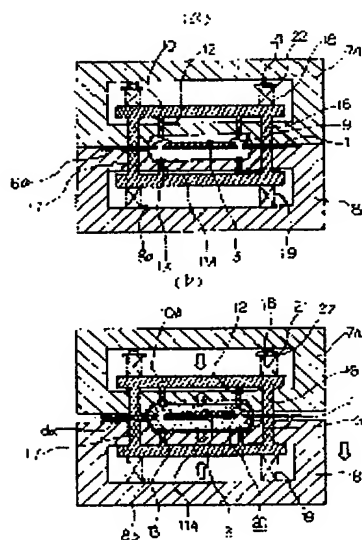
(72)Inventor : KUMANO JUNICHI
TANAKA MITSUGI
SAEKI JUNICHI
KANEDA AIZO

(54) MOLD FOR SEMICONDUCTOR SEALING

(57)Abstract:

PURPOSE: To make it possible to be formed in effective yield rate by a method wherein a top force rod, which can insert and hold projecting portion from a cavity of a lead-frame, are installed to a top force ejector-plate and a bottom force ejector plate relatively.

CONSTITUTION: An unmolded part which is projected from a cavity 9 of a lead-frame 1 is clamped by a top force rod 16 and a bottom force rod 17 from both upper and lower directions, and the tips of both forces ejector-pins 12, 13 are projected into a cavity 9. Resin 5 is injected into the cavity 9 formed by mold clamping and molding 20 is formed. When a bottom force 8A is lowered downward, as a stud 21 is decended together in the state of one body, ejector plates 10A, 11A of both forces being pressed by the pressing springs 18, 19 of both forces are decended in the state of one body. After the bottom force 8A is abutted with the bottom force ejector-plate 11A, the bottom force 8A is moved downward together with the ejector-plate 11A, thus demolding is accomplished.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

⑨ 日本国特許庁(JP) ⑩ 特許出願公開
⑫ 公開特許公報(A) 昭60-257528

⑤ Int. Cl.⁴ 識別記号 庁内整理番号 ④ 公開 昭和60年(1985)12月19日
H 01 L 21/56 7738-5F
B 29 C 45/02 7179-4F
45/14 7179-4F ※審査請求 未請求 発明の数 1 (全6頁)

⑬ 発明の名称 半導体封止用金型

⑭ 特 願 昭59-113004
⑮ 出 願 昭59(1984)6月4日

⑯ 発 明 者 熊 野 順 一 青森市藤橋3丁目3番2号 日立青森電子株式会社内
⑯ 発 明 者 田 中 貢 北海道亀田郡七飯町字中島145の1 日立北海セミコンダクタ株式会社内
⑯ 発 明 者 佐 伯 準 一 横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
⑰ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
⑰ 出 願 人 日立青森電子株式会社 青森市藤橋3丁目3番2号
⑰ 出 願 人 日立北海セミコンダクタ株式会社 北海道亀田郡七飯町字中島145の1
⑱ 代 理 人 弁理士 高橋 明夫 外1名
最終頁に続く

明 細 書

- 1 発明の名称
半導体封止用金型
- 2 特許請求の範囲

1 上型と下型のそれぞれに、エジェクタピンを有するエジェクタプレートを具備せしめ、半導体素子を搭載したリードフレームを前記下型に装着し、前記上型と下型とを型締めして形成されるキャビティ内へ供給した樹脂によって前記リードフレームを樹脂封止してレジンモールド半導体を成形するに使用される半導体封止用金型において、リードフレームのキャビティからはみ出た部分を上下方向から挟持することができる上型ロッドと下型ロッドとを、それぞれ前記上型エジェクタプレート、下型エジェクタプレートに取付け、前記上型エジェクタプレートを下方へ押圧する上型圧縮ばねを該上型エジェクタプレートの上面側に配設し、前記下型エジェクタプレートの下方向への移動に抗する下型圧縮ばねを該

下型エジェクタプレートと下型との間に介挿せしめるようにしたことを特徴とする半導体封止用金型。

- 3 発明の詳細な説明

(発明の利用分野)

本発明は、半導体などの外力に弱いインサートを樹脂で封止してレジンモールド半導体を成形するための半導体封止用金型に係り、特に、レジンモールド半導体の信頼性の向上と、歩留りの向上を志向した半導体封止用金型に関するものである。

(発明の背景)

まず、従来のレジンモールド半導体の製造方法と、その問題点を説明する。

第1図は、従来のレジンモールド半導体の製造工程を説明するための断面図、第2図は、第1図(a)のⅡ-Ⅱ矢視から見た要部拡大平面図である。

第1図(a)のリードフレーム1の一部であるタブ2上に、半導体素子3をAu/Siで共晶熱接合

あるいは4gペーストでダイボンディングして搭載し(第1図(b))、半導体素子3とリードフレーム1の端とを金線4でボンディングする(第1図(c))。このボンディングが完了したリードフレーム1は、このままの状態では半導体封止用金型(図示せず)のキャビティ内へ装填され、このキャビティ内へ供給した樹脂5によって樹脂封止される(第1図(d))。その後、ダム切断、リード曲げ工程を経て、第1図(e)に示す最終製品が得られる。

ところで、このようにして樹脂封止したレジンモールド半導体は、第2図にその詳細を示すように、前記キャビティから流出した樹脂がリードフレーム1上に付着し、これがレジンフラッシュ6と呼ばれる“ばり”となる。

近年、レジンモールド半導体は薄肉化、小型化の傾向にあるが、インサート(半導体素子を搭載したリードフレーム)にかかる応力を緩和するために、樹脂の配合がいろいろと調整されている。樹脂5とリードフレーム1の線膨張係

数を近づけるためにフィラ含有率を増せば、樹脂5とリードフレーム1との接着性が向上しリードフレーム/樹脂界面剝離不良の発生を低減することができるものの、ベースレジンの粘度低下に起因して、前記レジンフラッシュ6の長さLが大きくなる。

このレジンフラッシュ6は、半田の濡れ性を劣化させるのみならず、前記半導体封止用金型からの成形品の離型性をも悪化させるものである。

このようなレジンフラッシュ6の発生を防止するための、樹脂封止方法およびその方法に使用する樹脂封止型が発明されている(特願昭48-61972号、特開昭50-11772号、特公昭53-58501号)が、必ずしも満足すべきものではなかった。

そこで本発明者等は、さきに、成形品の離型性がよい半導体封止用金型を開発した(実願昭55-89431号)。

本発明者等がさきに開発した半導体封止用金

型の構成は、半導体樹脂封止用金型において、少なくとも上型と下型にエジェクタピンを具備し、上型エジェクタピンと下型エジェクタピンの相対位置が変らないように、上・下の該エジェクタプレート为一体として下型の移動と同期して下方に押し下げるようにしたものである。

以下、図面を用いて説明する。

第3図は、本発明者等がさきに開発した半導体封止用金型の一例を示す断面図であり、第3図(a)は、離型が始まる以前の状態を、第3図(b)は、型開き開始状態の一例を、それぞれ示すものである。

この第3図において、第1、2図と同一番号を付したものは同一部分である。そして7は上型、8は、リードフレーム固定ピン8を設けた下型、9は、上型7と下型8とを型締めしたときに形成されるキャビティ、10は、上型7に具備された、上型エジェクタピン12を有する上型エジェクタプレート、11は、下型8に具備された、下型エジェクタピン13を有する下型エ

ジェクタプレートである。

このように構成した半導体封止用金型において、キャビティ9内へ、半導体素子3を搭載したリードフレーム1がリードフレーム固定ピン8にて位置決めされて下型8に装填されると、キャビティ9内へ樹脂5が供給され、所定の温度で加熱され、成形品20が成形される(第3図(a))。所定の硬化時間後に下型8が下方へ移動すると同時に、上型エジェクタプレート10のみならず、下型エジェクタプレート11が動作し、成形品20を上型エジェクタピン12と下型エジェクタピン13とではさむように型開きを行なう。すなわち、上型エジェクタプレート10と下型エジェクタプレート11との相対位置が変らないように、下型8が下方に移動すると同時に上下プレート10、11全体を下方に移動させるので、相対的には第3図(b)に示したように上型7の固定型が上型エジェクタピン12を支点にあたかも上方に移動したように、下型8は下型エジェクタピン13を支点に下方に移動するように動作する。

そして、下型8が下型エジェクタピン13の全開になる位置から、下型8と下型エジェクタプレート11は一体となって下方に移動し、型開きを完了する。このようにして成形品20は上下のエジェクタピン12、13に挟持されて離型される。

したがって、上型7、下型8とリードフレーム1との間の加圧面14に前述したレジンフラッシュ6が介在していても、一般的には、成形品20に何ら損傷を与えることなく、円滑に離型されるものの、レジンフラッシュ6の量や樹脂の物性等によっては、離型が必ずしも円滑に行なわれない場合がある。

このような場合には、リードフレーム固定ピン8aを支点に、リードフレーム1を引抜くような力Fが働き(第3図(a))、リードフレーム1と樹脂5との間に接着剥離部15が発生する。

ところで、リードフレーム1の、樹脂5の内部に入っているリード部の長さL(第1図(a)参照)が長いレジンモールド半導体では、このような接着剥離部15が発生していても特に問題と

ならないが、小型で、半導体素子3の寸法が大きいものではリード部の長さLが短くなり、前記接着剥離部15から水分が侵入するとこれが半導体素子3まで到達する。したがって、耐湿性が低下し、レジンモールド半導体の信頼性を低下させ、成形の歩留りも悪くするというおそれがあった。

(発明の目的)

本発明は、本発明者等がさきに開発した半導体封止用金型の離型性をさらに改善して、外力に対して弱いレジンモールド半導体の信頼性を向上し歩留りよく成形することができる半導体封止用金型の提供を、その目的とするものである。

(発明の概要)

本発明に係る半導体封止用金型の構成は、上型と下型のそれぞれに、エジェクタピンを有するエジェクタプレートを具備せしめ、半導体素子を搭載したリードフレームを前記下型に装着し、前記上型と下型とを型締めして形成される

キャビティ内へ供給した樹脂によって前記リードフレームを樹脂封止してレジンモールド半導体を成形するに使用される半導体封止用金型において、リードフレームのキャビティからはみ出た部分を上下方向から挟持することができる上型ロッドと下型ロッドとを、それぞれ前記上型エジェクタプレート、下型エジェクタプレートに取付け、前記上型エジェクタプレートを下方へ押圧する上型圧縮ばねを該上型エジェクタプレートの上面側に配設し、前記下型エジェクタプレート下方への移動に抗する下型圧縮ばねを該下型エジェクタプレートと下型との間に介挿せしめるようにしたものである。

さらに詳しくは、次の通りである。

離型時に、下型が下方へ移動すると同時に、上型エジェクタピンのみならず下型エジェクタピンを動作させ、且つ離型シーケンスよりも早期に、リードフレームのキャビティからはみ出た部分を、上型ロッドと下型ロッドとによって挟持することができるようにし、成形品を前記

上型エジェクタピン、下型エジェクタピン、上型ロッドおよび下型ロッドによって中吊りの状態で離型することによって、リードフレーム1を引抜くような力F(第3図(b))の発生を防止するようにしたものである。

(発明の実施例)

まず、本発明の原理を、図面を用いて説明する。

第4図は、本発明の半導体封止用金型の原理を説明するための断面図であり、第4図(a)は、離型が始まる以前の状態と、これから各部品が移動する方向を矢印で示し、第4図(b)は、離型の瞬間の状態と、各部品に作用する力の方向を矢印で示したものである。

各図において、第3図と同一番号を付したものは同一部分である。そして16、17は、成形品20のキャビティ9からはみ出た部分(すなわち非モールド部)を、離型シーケンスよりも早期に、上、下方向から挟持することができる、断面形状が円形、矩形などの上型ロッド、下型ロ

ッドである。

このように構成した半導体封止用金型において、離型に先立って前記上型ロッド16、下型ロッド17によって成形品20の非モールド部を挟持し、上型エジクタプレート10、下型エジクタプレート11、上型ロッド16、下型ロッド17の相対位置が変わらないように、下型8が下方へ移動すると同時に、上、下型エジクタプレート10、11を下方へ移動させ、成形品20のモールド部および非モールド部を、両エジクタビン12、13および両ロッド16、17でそれぞれ挟持して、中吊りの状態で離型させる。そして、下型8が下型エジクタビン13の全開になる位置から、下型8と下型エジクタプレート11とが一体となって下方へ移動し、型開きが完了する。

このようにして成形品20を中吊りの状態で離型させるようにしたので、リードフレーム1を引抜くような力の発生を防止することができる。

以下、実施例によって説明する。

第5図は、本発明の一実施例に係る半導体封

下型圧縮ばね19が介挿されており、対向する上下一組の圧縮ばね18、19において、上型圧縮ばね18は、(第5図(a)、(b)においては上型ロッド16の鉛直線上に配設されているように図示されているが、)その内径及び上型エジクタプレート10Aのキリ孔(図示せず)を貫通し、上型7Aとねじ締結されるスタッド21と座金22を介して、また、下型圧縮ばね19は、(第5図(a)、(b)においては下型ロッド17の鉛直線上に配設されているように図示されているが、設置位置はこの限りではない。)下型8Aのばね座面8Bに嵌められ、上下圧縮ばね18、19それぞれに圧縮力が付加されている。

このように構成した半導体封止用金型の動作を説明する。

半導体素子3を搭載したリードフレーム1が、型開きした半導体封止用金型の側方から挿入され、下型8Aに、リードフレーム固定ピン8Cによって位置決めして装着され、次に上型7Aと下型8Aとが型締めされる。型締め状態で、

止用金型の断面図であり、第5図(a)は、離型の始まる以前の型締め状態(樹脂封止前)を示し、第5図(b)は、離型の瞬間の状態と、各部品に作用する力の方向を矢印で示したものである。

各図において、第4図と同一番号を付したものは同一部分である。そして、上型エジクタプレート10Aには、上型エジクタビン12のほかに、上型ロッド16が取付けられており、また下型エジクタプレート11Aには、下型エジクタビン13のほかに、下型ロッド17が取付けられている。そして、上型7Aと下型8Aとが型締めした状態(第5図(a)の状態)では、リードフレーム1のキャビティ9からはみ出た部分を、これら上型ロッド16、下型ロッド17によって上下方向から挟持することができるようになってい

る。上型エジクタプレート10A上には該上型エジクタプレート10Aを下方へ押圧する上型圧縮ばね18が配設され、また下型エジクタプレート11Aと下型8Aのばね座面8Bとの間には

リードフレーム1のキャビティ9からはみ出している非モールド部が上型ロッド16と下型ロッド17とによって上下方向から挟持され、また上、下型エジクタビン12、13の先端は、金型製造番号などの打刻ができるように、キャビティ9内へ突出している。そして、型締めによって形成されたキャビティ9内へ樹脂5が注入され、所定の温度で加熱され、成形品20が成形される。所定の硬化時間後に可動ブラテン(図示せず)が下降して下型8Aが下方へ移動すると、スタッド21も一体となって下降するので、上、下型エジクタプレート10A、11Aは上、下型圧縮ばね18、19で押圧され一体となった状態で下降する。下型8Aが下型エジクタプレート11Aと当接したのちは、下型8Aが下型エジクタプレート11Aと一体となって下方へ移動し、型開きが完了する。

このようにして、成形品20は、上、下型圧縮ばね18、19の弾性力のバランスによって、上型エジクタビン12、下型エジクタビン13、上

型ロッド16、下型ロッド17を介して中吊りの状態で離型されるので、たとえリードフレーム1にレジンフラッシュが付着していても、リードフレーム1を引抜くような力が作用することはない。

以上説明した実施例によれば、離型時にリードフレーム1を引抜くような力が作用しないので、リードフレーム1と樹脂5との間に接着剝離部を発生させることなく成形品20を離型することができるので、レジンモールド半導体の信頼性が向上し、成形の歩留りが向上するという効果がある。

〔発明の効果〕

以上詳細に説明したように本発明によれば、外力に対して弱いレジンモールド半導体の信頼性を向上し、歩留りよく成形することができる半導体封止用金型を提供することができる。

4. 図面の簡単な説明

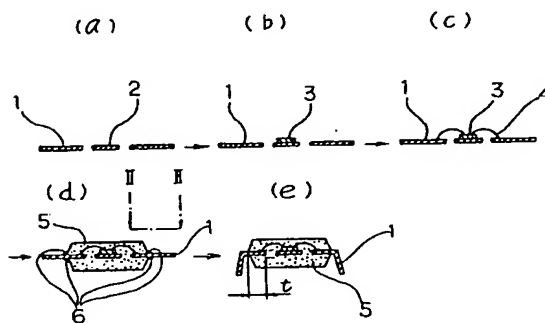
第1図は、従来のレジンモールド半導体の製造工程を説明するための断面図、第2図は、第

1図(4)のII-II矢視から見た要部拡大平面図、第3図は、本発明者等がさきに開発した半導体封止用金型の一例を示す断面図、第4図は、本発明の半導体封止用金型の原理を説明するための断面図、第5図は、本発明の一実施例に係る半導体封止用金型の断面図である。

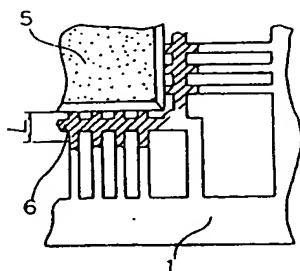
- | | |
|--------------------|---------------|
| 1 ... リードフレーム | 3 ... 半導体素子 |
| 5 ... 樹脂 | 7A ... 上型 |
| 8A ... 下型 | 9 ... キャビティ |
| 10A ... 上型エジクタプレート | |
| 11A ... 下型エジクタプレート | |
| 12 ... 上型エジクタピン | |
| 13 ... 下型エジクタピン | |
| 16 ... 上型ロッド | 17 ... 下型ロッド |
| 18 ... 上型圧縮ばね | 19 ... 下型圧縮ばね |
| 20 ... 成形品 | 21 ... スタッド |
| 22 ... 座金 | |

代理人弁理士 高橋明夫

第1図

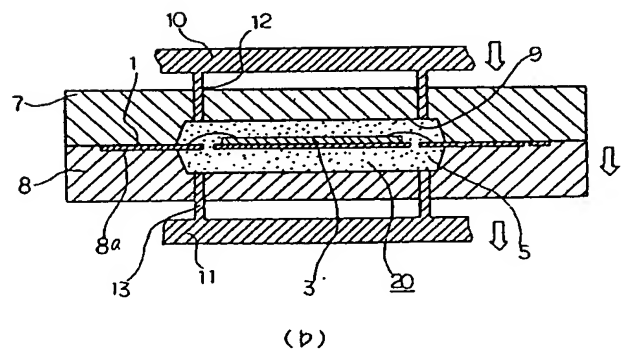


第2図

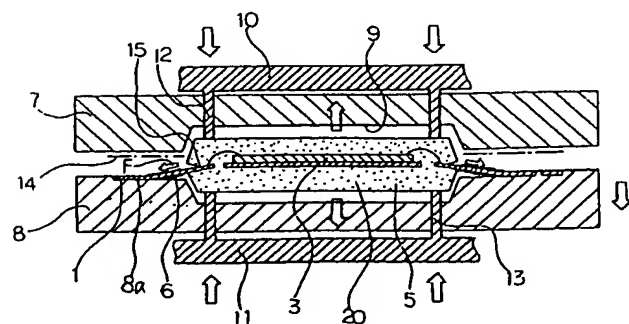


第3図

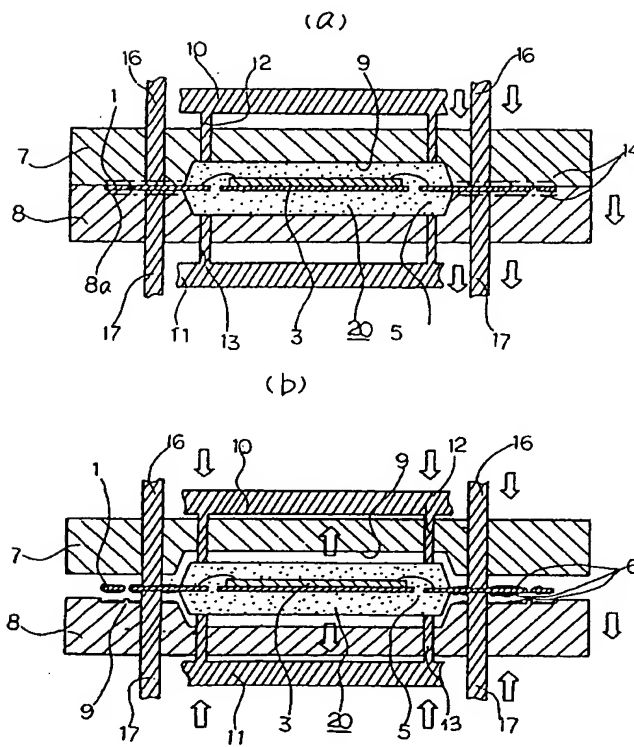
(a)



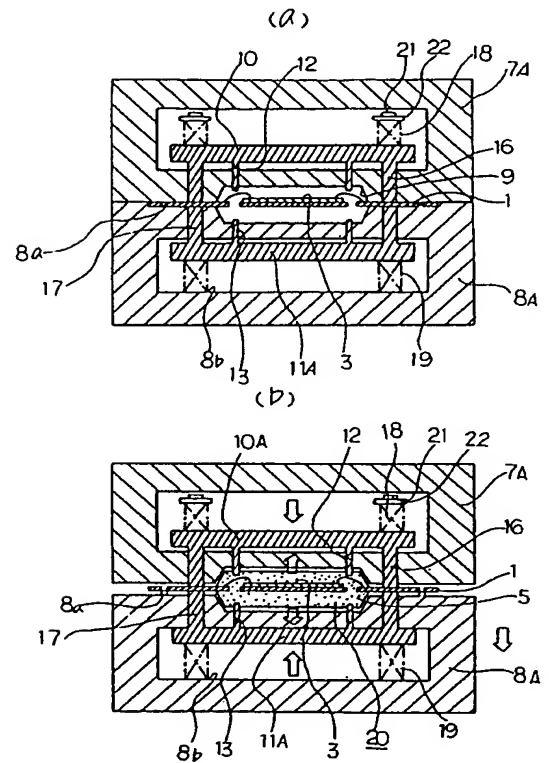
(b)



第4図



第5図



第1頁の続き

⑥Int.Cl.⁴

B 29 C 45/26
// B 29 L 31/36

識別記号

庁内整理番号

8117-4F
4F

⑦発明者 金田 愛三

横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内